

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-032210

(43)Date of publication of application : 03.02.1998

(51)Int.Cl.

H01L 21/322

H01L 21/265

H01L 27/12

(21)Application number : 08-185838

(71)Applicant : NEC CORP

(22)Date of filing : 16.07.1996

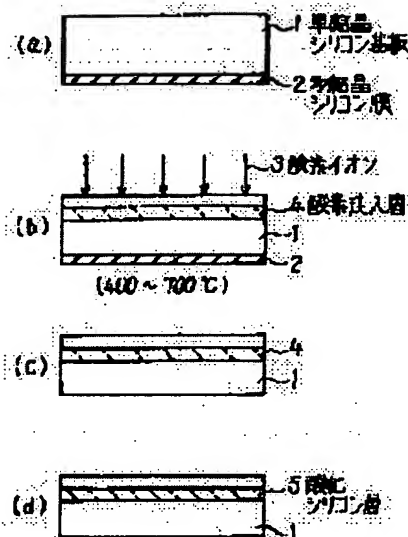
(72)Inventor : OKONOGI KENSUKE

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor device having a SIMOX substrate in which contamination with heavy metals and the crystal defect density are reduced, by forming a gettering film on the back side of a semiconductor substrate, holding the substrate to a specified temperature, implanting oxygen ions to the surface of the substrate, and then removing the film and heat-treating the substrate at a temperature not lower than a specified value.

SOLUTION: A gettering film 2 is formed on the back side of a semiconductor substrate 1. Then, the substrate 1 is held at 400-700° C, and after oxygen ions 3 are implanted to the surface of the substrate, the film 2 is removed and the substrate 1 is heat-treated at a temperature not lower than 1300° C. For example, a polycrystalline silicon film 2 is deposited on a single crystal silicon substrate 1. After the substrate 1 is held at 400-700° C, oxygen ions 3 are implanted to the surface of the substrate, thus forming an oxygen-implanted layer 4. Then, the polycrystalline silicon film 2 in which heavy metals are absorbed is etched with a KOH solution. Then, the substrate 1 is heat-treated at a temperature not lower than 1300° C, thus causing the implanted oxygen to react with the silicon of the substrate and to form a buried silicon oxide film 5.



LEGAL STATUS

[Date of request for examination]

16.07.1996

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

2856157

[Date of registration]

27.11.1998

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-32210

(43) 公開日 平成10年(1998) 2月3日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/322			H 0 1 L 21/322	P
21/265			27/12	E
27/12			21/265	J

審査請求 有 請求項の数 6 O L (全 5 頁)

(21) 出願番号 特願平8-185838

(22) 出願日 平成8年(1996) 7月16日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 小此木 望祐

東京都港区芝五丁目7番1号 日本電気株

式会社内

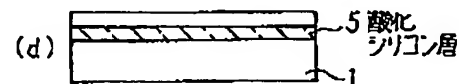
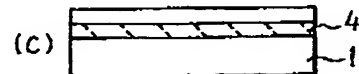
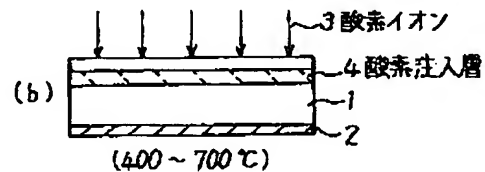
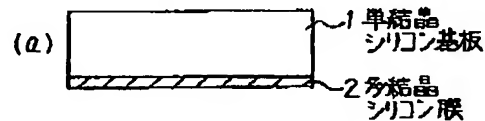
(74) 代理人 弁理士 京本 直樹 (外2名)

(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】 S I M O X 基板への重金属汚染や結晶欠陥の発生を抑制できない。

【解決手段】 単結晶シリコン基板1の裏面に多結晶シリコン膜2を形成したのち、基板1を400～700℃に保持し、酸素イオン3をイオン注入し酸素注入層4を形成する。次に多結晶シリコン膜2を除去したのち、基板1を1300℃以上で熱処理し酸化シリコン層5を形成する。



(2)

特開平10-32210

2

【特許請求の範囲】

【請求項1】 半導体基板の裏面にゲッタリング用の膜を形成する工程と、膜が形成された前記半導体基板を400～700℃に保持し、基板表面に酸素をイオン注入した後、前記膜を除去する工程と、裏面の膜が除去された前記半導体基板を1300℃以上の温度で熱処理する工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 ゲッタリング用の膜は、多結晶シリコン膜、非晶質シリコン膜、窒化シリコン膜、酸化シリコン膜の1種又はこれらの膜を積層した多層構造膜である請求項1記載の半導体装置の製造方法。

【請求項3】 半導体基板の裏面にゲッタリング用の膜を形成する工程と、膜が形成された前記半導体基板を400～700℃に保持し、基板表面に酸素をイオン注入する工程と、酸素がイオン注入された前記半導体基板を500～1000℃の温度で熱処理した後、基板裏面に形成された前記膜を除去する工程と、裏面の膜が除去された前記半導体基板を1300℃以上の温度で熱処理する工程とを有することを特徴とする半導体装置の製造方法。

【請求項4】 ゲッタリング用の膜は、多結晶シリコン膜、非晶質シリコン膜、窒化シリコン膜、酸化シリコン膜の1種又はこれらの膜を積層した多層構造膜である請求項3記載の半導体装置の製造方法。

【請求項5】 半導体基板の裏面にゲッタリング用の第1の膜を形成する工程と、第1の膜が形成された前記半導体基板を400～700℃に保持し、基板表面に酸素をイオン注入する工程と、酸素がイオン注入された前記半導体基板を500～1000℃の温度で熱処理した後、基板裏面に形成された前記第1の膜を除去する工程と、第1の膜が除去された前記半導体基板の少なくとも裏面にゲッタリング用の第2の膜を形成する工程と、第2の膜が形成された前記半導体基板を1300℃以上の温度で熱処理した後、前記第2の膜を除去する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】 ゲッタリング用の第1及び第2の膜は、多結晶シリコン膜、非晶質シリコン膜、窒化シリコン膜、酸化シリコン膜の1種又はこれらの膜を積層した多層構造膜である請求項5記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は半導体装置の製造方法に関し、特にSIMOX基板からの重金属の除去方法に関する。

【0002】

【従来の技術】 半導体装置の高速化に伴い、接続容量や配線用電等々を小さくする為の素子領域の誘電体分離技術が開発されてきている。SIMOX基板はSOI基板の一種であり、酸素のイオン注入による埋め込み絶縁層を

用いた誘電体分離基板である。以下従来のSIMOX基板の製造方法について、図面を用いて説明する。

【0003】 先ず図6(a)に示すように、単結晶シリコン基板1の表面から酸素イオン3を注入する。酸素のドーズ量は、通常 $0.4 \sim 1.8 \times 10^{18} / \text{cm}^2$ 程度である。この時の基板温度は、600℃前後に保持される。イオン注入された基板表面には酸素注入層4が形成される。

【0004】 次に、図6(b)に示すように、1300℃以上数時間の高温熱処理をおこなう。この処理により酸素と基板のシリコンとが反応し、埋め込み絶縁層として酸化シリコン層5が形成される。

【0005】 この様にして製造されたSIMOX基板には、酸素イオン注入時に不注意に重金属が混入する。重金属の混入については、例えば、ワタナベ等(K. Watanabe et al.)により、IEEEインターナショナル(international) SOIカンファレンス プロシーディングス(conference proceedings)(1994)p95に、SIMOX基板制作中に混入される不純物の分析結果が報告されている。更に、SIMOX基板中に形成される、貫通転移及び積層欠陥の存在が、ストメノス等(J. Stoemenos et al.)により、プロシーディングス オブ シックス インターナショナル シンポジウム オン SOI テクノロジー アンド デバイセス(Proceedings of Sixth international symposium on SOI technology and devices)(1994)p18に報告されている。デバイス領域内のこの貫通転移や積層欠陥は、リーク電流の増大等のデバイス特性の劣化を起こす。SIMOX基板中の重金属の除去方法については、従来試みられた例は報告されていない。

【0006】 通常のシリコン基板の重金属汚染は、既存の分析装置の検出限界以下であるが、デバイスプロセス中に混入する重金属不純物をゲッタリングする方法として、シリコン基板の表面に窒素やアルゴン等をイオン注入したり、裏面に多結晶シリコン膜を形成する方法(特開平1-235242号公報)や、熱処理と多結晶シリコン膜の形成を行う方法(特開平4-53140号公報、特開平4-171827号公報)等が報告されている。

【0007】

【発明が解決しようとする課題】 上述したように、SIMOX基板の重金属汚染や転移及び積層欠陥は、酸化膜耐性の劣化やリーク電流の増加をもたらす。従って、SIMOX基板にデバイスを制作し、高性能で高信頼性のデバイス特性を得るためには、SIMOX基板中の重金属不純物を低減し、転移や積層欠陥の発生を抑制することが必要となってくる。SIMOX基板中の重金属の除去方法については、試みられていない。

(3)

特開平10-32210

3

【0008】シリコン基板の場合と同様に、SIMOX基板の表面に酸素やアルゴンをイオン注入したり、裏面に多結晶シリコン膜を形成する方法を安易に応用しても効果は得られない。即ち、酸素やアルゴンのイオン注入では、基板中に混入された重金属は、熱処理中にイオン注入時に形成された欠陥に捕獲され、又多結晶シリコン膜の形成では、結晶粒界で重金属は捕獲される。従って、イオン注入による欠陥と多結晶シリコン膜中の粒界が回復（再結晶により粒界の面積の割合が小さくなる）してしまうと、ゲッタリング効果は低下することになる。故に、通常1300℃以上の高温熱処理が施されるSIMOX基板の作製工程中には、上記方法を適用しても十分な効果は得られない。

【0009】本発明の目的は、重金属汚染や結晶欠陥密度の低減されたSIMOX基板を有する半導体装置の製造方法を提供することにある。

【0010】

【課題を解決するための手段】第1の発明の半導体装置の製造方法は、半導体基板の裏面にゲッタリング用の膜を形成する工程と、膜が形成された前記半導体基板を400～700℃に保持し、基板表面に酸素をイオン注入した後、前記膜を除去する工程と、裏面の膜が除去された前記半導体基板を1300℃以上の温度で熱処理する工程とを有することを特徴とするものである。

【0011】第2の発明の半導体装置の製造方法は、半導体基板の裏面にゲッタリング用の膜を形成する工程と、膜が形成された前記半導体基板を400～700℃に保持し、基板表面に酸素をイオン注入する工程と、酸素がイオン注入された前記半導体基板を500～1000℃の温度で熱処理した後、基板裏面に形成された前記膜を除去する工程と、裏面の膜が除去された前記半導体基板を1300℃以上の温度で熱処理する工程とを有することを特徴とするものである。

【0012】第3の発明の半導体装置の製造方法は、半導体基板の裏面にゲッタリング用の第1の膜を形成する工程と、第1の膜が形成された前記半導体基板を400～700℃に保持し、基板表面に酸素をイオン注入する工程と、酸素がイオン注入された前記半導体基板を500～1000℃の温度で熱処理した後、基板裏面に形成された前記第1の膜を除去する工程と、第1の膜が除去された前記半導体基板の少なくとも裏面にゲッタリング用の第2の膜を形成する工程と、第2の膜が形成された前記半導体基板を1300℃以上の温度で熱処理した後、前記第2の膜を除去する工程とを有することを特徴とするものである。

【0013】

【発明の実施の形態】次に本発明について、図面を用いて説明する。図1(a)～(d)は、本発明の第1の実施の形態を説明するための工程順に示した半導体チップの断面図である。

4

【0014】先ず図1(a)に示すように、単結晶シリコン基板1の裏面に多結晶シリコン膜を1～2μmの厚さに堆積する。この時の多結晶シリコン膜の堆積はCVD法（化学気相成長法）で行うが、ゲッタリング効果の点から結晶粒を小さくすることが効果的である為、成長温度は600℃程度が望ましい。ゲッタリング用の膜として非晶質シリコン膜を形成する場合は、減圧CVD法を用い、550℃4時間の条件で1μm程度成長させる。窒化シリコン膜の場合は、減圧CVD法又はプラズマCVD法によりSiH₄、Cl₂、とNH₃、ガスで、0.5μm程度成長させる。ゲッタリング用の膜としては、この他酸化シリコン膜や、これらの膜を積層したものであってもよい。

【0015】次に図1(b)に示すように、単結晶シリコン基板1を400～700℃に保持した後、基板表面に酸素イオン3を注入し、酸素注入層4を形成する。この時の酸素のドーズ量は0.4～1.8×10¹⁷である。この高温時に裏面に形成された多結晶シリコン膜2に重金属不純物がゲッタリングされる。保持温度400℃以下ではFeの拡散長から考えると10時間以上を必要とする為実用的ではない。更に多結晶シリコン膜又は窒化シリコン膜は、格子間シリコンの吸収源になる為、イオン注入時に発生した格子間シリコンを吸収（又は空孔の放出）する。この格子間シリコンの吸収は、その後の高温熱処理時の酸化シリコン膜の形成の際、形成される積層欠陥密度の低減につながる。

【0016】次に図1(c)に示すように、この重金属や格子間シリコンが吸収された多結晶シリコン膜2を、例えばKOH溶液（シリコン窒化膜の場合は、H₂PO₃溶液等）でエッチングする。

【0017】次に図1(d)に示すように、1300℃以上で熱処理することにより、注入された酸素が基板のシリコンと反応し埋め込まれた酸化シリコン層5が形成される。この酸化シリコン層5の形成時には、多量の格子間シリコンが放出されるので積層欠陥が発生するが、多結晶シリコン膜に既に吸収されている為、酸化シリコン層5の形成による積層欠陥の発生は抑制される。

【0018】このように構成された第1の実施の形態により製造したSIMOX基板の、重金属としてのFeの汚染量とエッチピット密度を調べた結果を図4及び図5に示す。Feの濃度は、基板表面層を原子吸光分析装置により分析した結果であるが、本実施の形態では装置の検出限界以下に低減されていた。又、基板表面をSECCOエッチングした時のエッチピット密度に関しては、10³個/cm²以下となり、従来例に比べ1桁低減されていた。

【0019】図2(a)～(d)は、本発明の第2の実施の形態を説明するための工程順に示した半導体チップの断面図である。この第2の実施の形態は、酸素イオン注入後に高温の熱処理工程を加えた以外は、第1の実施

(4)

特開平10-32210

6

の形態と同じである。

【0020】先ず図2(a)に示すように、第1の実施の形態と同様に操作して、単結晶シリコン基板1の裏面に多結晶シリコン膜2を形成した後、シリコン基板1を400～700℃に保持した後、基板表面に酸素をイオン注入し、酸素注入層4を形成する。多結晶シリコン膜の代わりに、非晶質シリコン膜、窒化シリコン膜、酸化シリコン膜及びこれらの積層膜を用いてもよい。

【0021】次に図2(b)に示すように、この単結晶シリコン基板1を500～1000℃に保持する。酸素イオン注入時には、重金属が混入され続けられているが、基板表面近傍に混入された重金属は、裏面の多結晶シリコン膜2まで拡散する時間の熱処理が必要である。従って、イオン注入の終了と同時に高温保持(400～700℃)を止めると基板表面に注入された重金属は、基板裏面の多結晶シリコン膜まで拡散しきれずに基板表面に残留する。このゲッタリングされなかった重金属を更に熱処理することにより、除去する必要がある。この熱処理工程は、高温保持したイオン注入機内で行ってもよいが、イオン注入時の温度よりも高くする必要がある。イオン注入時に導入された重金属元素は、基板温度が室温にまで低下すると固溶度以上のものは析出する。従って析出した重金属を固溶状態にしゲッタリングするためには、イオン注入時の温度より高くする必要がある。500～1000℃が有効である。

【0022】次に図2(c)に示すように、この重金属が吸収された多結晶シリコン膜を、例えばKOH溶液でエッチングする。次で図2(d)に示すように、1300℃以上で熱処理することにより、埋め込まれた酸化シリコン層5を形成する。

【0023】図3(a)～(d)は、本発明の第3の実施の形態を説明するための工程順に示した半導体チップの断面図である。この第3の実施の形態は、1300℃以上で熱処理する工程の前に、ゲッタリング用の第2の膜を形成して高温熱処理時に混入される重金属を除去する点が、第2の実施の形態と異なる。

【0024】先ず図3(a)に示すように、第2の実施の形態と同様に操作して、単結晶シリコン基板1の裏面に多結晶シリコン膜を形成した後、シリコン基板1を400～700℃に保持した後、基板表面に酸素をイオン注入し、酸素注入層4を形成する。多結晶シリコン膜の代わりに、非晶質シリコン膜、窒化シリコン膜、酸化シ

リコン膜及びこれらの積層膜を用いてもよい。次にこの単結晶シリコン基板1を500～1000℃に保持したのち、基板裏面の多結晶シリコン膜を除去する。

【0025】次に図3(b)に示すように、全面にゲッタリング用の第2の膜として、例えば厚さ10nmの酸化シリコン膜と厚さ100nmの窒化シリコン膜からなる積層膜6を形成する。尚、この第2の膜は基板の裏面にのみ形成してもよい。

【0026】次に図3(c)に示すように、1300℃以上で熱処理することにより、埋め込まれた酸化シリコン層5を形成する。この熱処理により、外部雰囲気から混入される重金属の拡散防止膜として積層膜6が働く。又、窒化シリコン膜は重金属のゲッタリングにも有効に作用する。次で図3(d)に示すように、積層膜8をウエットエッチング法により除去する。

【0027】

【発明の効果】以上説明したように本発明は、ゲッタリング用の膜形成と熱処理とを組み合わせた処理をSIMOX基板に施すことにより、重金属汚染が少なく、結晶欠陥密度の少ないSIMOX基板がえられるという効果がある。この為、デバイス特性の劣化を防止出来るため、半導体装置の製造歩留まりを向上させ、コストを低減させることが出来る。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態を説明するための工程順に示した半導体チップの断面図。

【図2】本発明の第2の実施の形態を説明するための工程順に示した半導体チップの断面図。

【図3】本発明の第3の実施の形態を説明するための工程順に示した半導体チップの断面図。

【図4】本発明と従来例のFe汚染量を示す図。

【図5】本発明と従来例のエッチビット密度を示す図。

【図6】従来のSIMOX基板の製造方法を説明するための工程順に示した半導体チップの断面図。

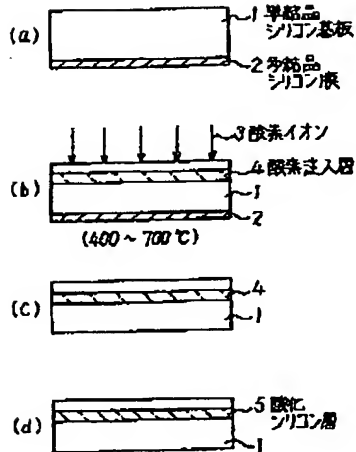
【符号の説明】

- 1 単結晶シリコン基板
- 2 多結晶シリコン基板
- 3 酸素イオン
- 4 酸素注入層
- 5 酸化シリコン層
- 6 積層膜

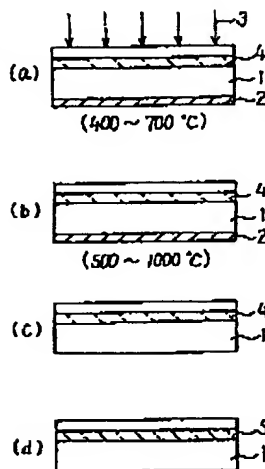
(5)

特開平10-32210

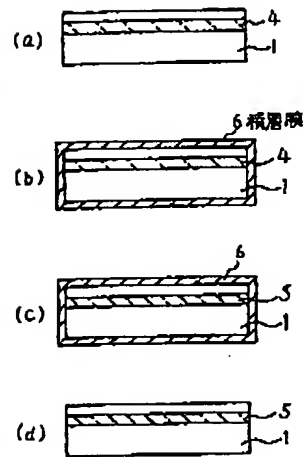
【図1】



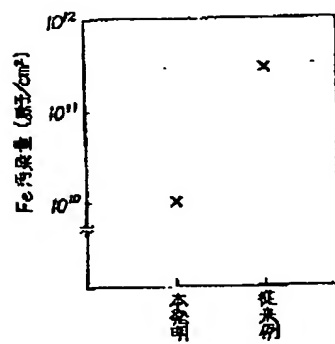
【図2】



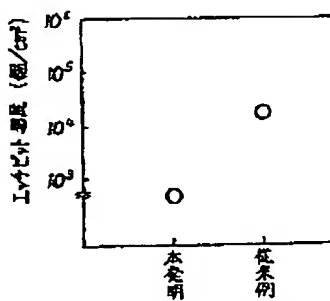
【図3】



【図4】



【図5】



【図6】

